

# PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2000-253657

(43)Date of publication of application : 14.09.2000

---

(51)Int.Cl.

H02M 3/28

---

(21)Application number : 11-054715

(71)Applicant : MATSUSHITA ELECTRIC IND CO LTD

(22)Date of filing : 02.03.1999

(72)Inventor : YOSHIDA KOJI

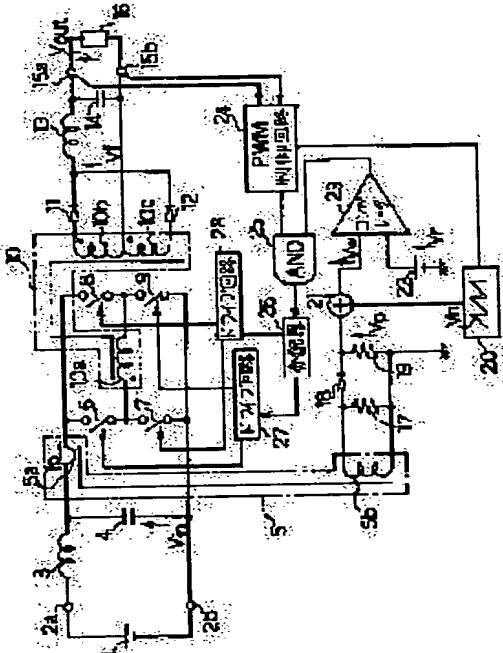
---

## (54) SWITCHING POWER SUPPLY AND CONTROL THEREOF

### (57)Abstract:

**PROBLEM TO BE SOLVED:** To prevent an abnormal oscillation from being caused, by superimposing sawtooth voltage on detection voltage caused by detecting current flowing through a switching circuit for obtaining summed voltage, and involving overcurrent protection circuit which determines a timing for turning off switching circuit so that the summed peak voltage may be maintained constant.

**SOLUTION:** This switching power supply is provided with a compensation circuit constituted of a sawtooth wave generating circuit 20 and an adder 21. The current  $I_p$  of the primary winding 10a of a transformer 10 is detected by a current transformer 5 to convert it into detection voltage  $V_p$  and a sawtooth voltage  $V_n$  which is synchronous with a PWM control circuit 24 and has a fixed tilt is superimposed on the detection voltage  $V_p$  by means of the adder 21 to obtain summed voltage  $V_w$ . At the timing when the summed voltage  $V_w$  becomes equal to reference voltage  $V_r$ , a signal of turning off switching elements 6, 7, 8, 9 is outputted to an AND circuit 25. It is thus possible to reduce an open loop gain involved in abnormal oscillation, thereby preventing generation of abnormal oscillation.



**BEST AVAILABLE COPY**

**書誌**

---

(19)【発行国】日本国特許庁(JP)  
(12)【公報種別】公開特許公報(A)  
(11)【公開番号】特開2000-253657(P2000-253657A)  
(43)【公開日】平成12年9月14日(2000. 9. 14)  
(54)【発明の名称】スイッチング電源装置及びその制御方法  
(51)【国際特許分類第7版】

H02M 3/28

**【FI】**

H02M 3/28 H

【審査請求】有  
【請求項の数】14  
【出願形態】OL  
【全頁数】11

(21)【出願番号】特願平11-54715  
(22)【出願日】平成11年3月2日(1999. 3. 2)  
(71)【出願人】

【識別番号】000005821  
【氏名又は名称】松下電器産業株式会社  
【住所又は居所】大阪府門真市大字門真1006番地

(72)【発明者】  
【氏名】吉田 幸司  
【住所又は居所】大阪府門真市大字門真1006番地 松下電器産業株式会社内  
(74)【代理人】  
【識別番号】100062926  
【弁理士】  
【氏名又は名称】東島 隆治  
【テーマコード(参考)】

5H730

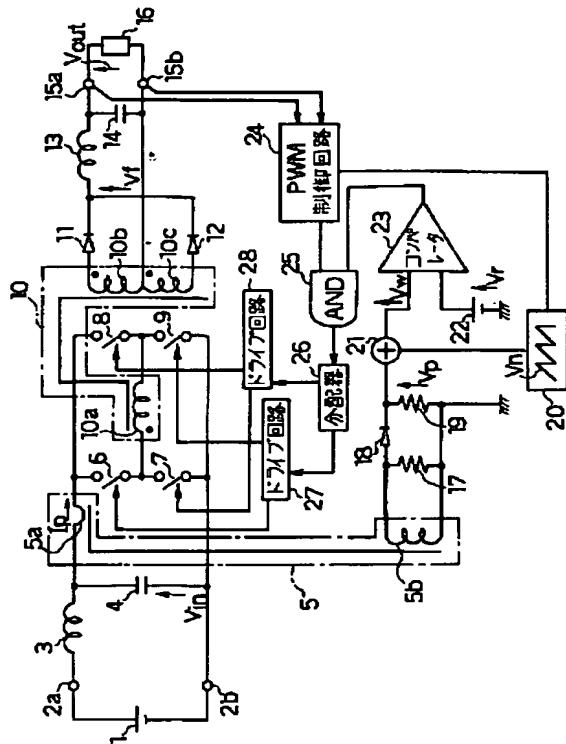
**【Fターム(参考)】**

5H730 AA00 AA20 BB27 EE03 EE08 FD01 FD41 FF02 FG05 XX03 XX15 XX16 XX22 XX35 XX47  
要約

---

**(57)【要約】**

【課題】入力回路に大容量の電解コンデンサを接続すること無しに、異常発振の発生を無くし小形で安定で安全なスイッチング電源装置を提供する。  
【解決手段】スイッチング電源装置において、スイッチング手段に流れる電流を検出した検出電圧 $V_p$ に、一定の傾きののこぎり波電圧 $V_n$ を加えて和電圧 $V_w$ を得る。和電圧のピーク値を一定に保つよう前記スイッチング手段のオフタイミングを決定することにより、異常発振に関与するオープンループゲインが小さくなるので異常発振の発生を防止できる。



## 請求の範囲

## 【特許請求の範囲】

【請求項1】直流電源から入力される入力電流をスイッチング手段でオンオフしトランスの1次巻線に印加して、前記トランスの2次巻線に誘起する電圧を整流平滑し、直流出力電圧を得るスイッチング電源装置において、前記直流電源の正極と負極間に接続された、インダクタンス素子とコンデンサとの直列接続体、前記コンデンサの両端子間に接続されたスイッチング手段、前記スイッチング手段に流れる電流を検出して検出電圧を生成する手段、電圧の上昇が一定の傾きを有するのこぎり波形電圧を発生する手段、前記検出電圧に前記のこぎり波形電圧を重畠して和電圧を得る手段、及び前記和電圧のピーク電圧値を一定に保つように、前記スイッチング手段をオフするタイミングを決定する手段を有する過電流保護回路を具備することを特徴とするスイッチング電源装置。

【請求項2】入力電圧を保持する前記インダクタンスとコンデンサとの直列接続体の共振周波数において、前記入力電圧が変動したときの前記スイッチング手段のオンオフ比の変化に対する応答性を減衰させる手段を有することを特徴とする請求項1記載のスイッチング電源装置。

【請求項3】スイッチング電源方式がフォワード方式である請求項1または2記載のスイッチング電源装置。

【請求項4】スイッチング電源方式がフライバック方式である請求項1または2記載のスイッチング電源装置。

【請求項5】スイッチング電源方式がフルブリッジ方式である請求項1または2記載のスイッチング電源装置。

【請求項6】スイッチング電源方式がハーフブリッジ方式である請求項1または2記載のスイッチング電源装置。

【請求項7】スイッチング電源が、プッシュプル方式である請求項1または2記載のスイッチング電源装置

【請求項8】入力電流をスイッチング手段でオンオフしトランスの1次巻線に印加し、前記トランスの2次巻線に誘起する電圧を整流平滑し、直流出力電圧を得るスイッチング電源装置の制御方法であつて、前記スイッチング手段に流れる電流を検出して検出電圧を生成する工程、前記検出電圧に、

電圧の上昇が一定の傾きを有するのこぎり波形電圧を重畠して、和電圧を得る工程、及び前記和電圧のピーク電圧を制御して入出力制御を行う工程を有するスイッチング電源装置の制御方法。

【請求項9】入力電圧を保持する入力回路の共振周波数において、前記入力電圧が変動したときの前記スイッチング手段のオンオフ比の変化に対する応答性を減衰させる工程を有することを特徴とする請求項8記載のスイッチング電源装置の制御方法。

【請求項10】スイッチング電源方式がフォワード方式である請求項8または9記載のスイッチング電源装置の制御方法。

【請求項11】スイッチング電源方式がフライバック方式である請求項8または9記載のスイッチング電源装置の制御方法。

【請求項12】スイッチング電源方式がフルブリッジ方式である請求項8または9記載のスイッチング電源装置の制御方法。

【請求項13】スイッチング電源方式がハーフブリッジ方式である請求項8または9記載のスイッチング電源装置の制御方法。

【請求項14】スイッチング電源方式がプッシュプル方式である請求項8または9記載のスイッチング電源装置の制御方法。

## 詳細な説明

### 【発明の詳細な説明】

#### 【0001】

【発明の属する技術分野】本発明は、電子機器に直流電圧を供給するスイッチング電源装置に関し、特に過負荷状態において、過大な電流が流れない様にする過電流保護回路を有するスイッチング電源装置に関する。

#### 【0002】

【従来の技術】近年、スイッチング電源装置は、電子機器の低価格化、小型化、高性能化、及び省エネルギー化に伴い、より小型で出力の安定性が高く、高い変換効率を有するものが強く求められている。さらに、スイッチング電源装置は、過電流による事故を防止するために安全性の高い過電流保護回路を有するものが求められている。以下、従来のスイッチング電源装置について図5から図8を参照しつつ説明する。図5は、従来のフルブリッジ方式のスイッチング電源装置の回路図である。

【0003】図5において、スイッチング電源装置の入力端子2aに一端が接続されたインダクタンス素子3とコンデンサ4との直列接続体が入力端子2bに接続されて入力回路を形成している。インダクタンス素子3は、直流電源1からのノイズに対してノイズフィルタの役割を果たす。このインダクタンス素子3は、ノーマルチョークまたはコモンチョークの寄生ノーマルインダクタンス成分などで構成されている。また、コンデンサ4は、入力電圧の変動を抑え、入力電圧 $V_{in}$ を安定に保つ役割を果たす。カレントトランス5は、1次巻線5aと2次巻線5bを有し、1次巻線5aと2次巻線5bとの巻数比を1対N(N>1)とする。第1のスイッチング素子6と第2のスイッチング素子7とカレントトランス5の1次巻線5aとの直列回路は、コンデンサ4に並列に接続されている。第3のスイッチング素子8と第4のスイッチング素子9との直列回路は、前記第1及び第2のスイッチング素子6、7の直列接続体に並列に接続されている。

【0004】トランス10は、1次巻線10aと第1の2次巻線10bと第2の2次巻線10cを有している。トランス10の1次巻線10aの一端は、第1のスイッチング素子6と第2のスイッチング素子7との接続点に接続され、他端は、第3のスイッチング素子8と第4のスイッチング素子9との接続点に接続されている。第1の整流ダイオード11及び第2の整流ダイオード12のそれぞれのアノードは、トランス10の第1の2次巻線10bと第2の2次巻線10cに接続され、カソードは互いに接続されている。直列に接続されたインダクタンス素子13と平滑コンデンサ14とは、一端が第1の整流ダイオード11と第2の整流ダイオード12との接続点に接続され、他端がトランス10の第1の2次巻線10bと前記第2の2次巻線10cとの接続点に接続されている。平滑コンデンサ14の静電容量は十分大きく、出力端子15a、15bへは安定化された直流出力電圧が出力される。負荷16は、出力端子15a、15b間に接続され、電力を消費する。

【0005】カレントトランス5の1次巻線5aに流れる電流により、カレントトランス5の巻数比Nに応じた2

次電圧が2次巻線5bに誘起される。そのため、2次電流がダイオード18を経て第2の抵抗19を流れることで、第2の抵抗19の両端にカレントトランス5の1次巻線5aに流れる電流Ipに比例した検出電圧Vpが得られる。第1の抵抗17は、カレントトランス5の1次巻線に電流が流れていないと、カレントトランス5に蓄積された励磁エネルギーを消費する。コンパレータ23は、検出電圧Vpと、基準電圧源22の基準電圧Vrとを比較し、各スイッチング素子6、7、8、9のそれぞれのターンオフのタイミングを決定する信号をアンド回路25に出力する。

【0006】PWM制御回路24は、前記直流出力電圧を検出し、これを安定化するように、オンオフ信号を生成する。アンド回路25は、PWM制御回路24の出力とコンパレータ23の出力とのアンド演算を行う。分配器26は、アンド回路25の出力を、2つのドライブ回路27、28に交互に振り分けて出力する。ドライブ回路27は、分配器26からの出力を受けて、第1スイッチング素子6と第4のスイッチング素子9をオンオフする。ドライブ回路28は、分配器26からの出力を受けて、第2スイッチング素子7と第3のスイッチング素子8をオンオフする。

【0007】以下、上述の従来のスイッチング電源装置の動作について図6を参照しつつ説明する。図6は、従来のスイッチング電源装置における各部の動作波形図である。図6の(a)は第1のスイッチング素子6および第4のスイッチング素子9のオンオフ信号G1及びG4であり、(b)は第2のスイッチング素子7および第3のスイッチング素子8のオンオフ信号G2及びG3である。図6の(c)はインダクタス素子13と平滑コンデンサ14との直列回路に印加される電圧Vfの電圧波形を示しており、(d)はインダクタス素子13を流れる電流Ifの電流波形を示している。図6の(e)はカレントトランス5の1次巻線5aの電流Ipの電流波形を示しており、(f)は検出電圧Vpの電圧波形を示している。

【0008】時刻t0において、第1のスイッチング素子6と第4のスイッチング素子9がオンになると、トランス10の1次巻線10aにコンデンサ4の保持する入力電圧V<sub>in</sub>が印加される。トランス10の第1の2次巻線10bに、入力電圧V<sub>in</sub>にトランス10の巻数比を乗じた値の2次電圧が誘起され、第1の整流ダイオード11を導通状態にする。その結果、インダクタス素子13に第1の2次巻線10bに誘起した電圧が印加され、インダクタス素子13を流れる電流Ifは、直線状に増加する。この時、トランス10の第1の2次巻線10bには、インダクタス素子13を流れる電流Ifが流れ、トランス10の1次巻線10aには、この電流Ifにトランス10の巻数比を乗じた値の電流Ipが流れる。第1のスイッチング素子6と第4のスイッチング素子9を通して、カレントトランス5の1次巻線5aにも同じ電流Ipが流れる。この電流Ipは、トランス10の2次電流の1次換算値に加え、トランス10の励磁インダクタスによる励磁電流分が重畠されている。しかし、トランス10の励磁インダクタスには直流電圧が印加されているので、電流Ipは直線状に増加する。この電流Ipはカレントトランス5により1/Nに変換されて抵抗19を流れ、検出電圧Vpに変換される。この検出電圧Vpが、基準電圧源22の基準電圧Vrに対して十分に低いときは、コンパレータ23の出力は、常にハイレベルであるので、PWM制御回路24のオンオフ信号により出力電圧を安定化する制御が行われる。

【0009】インダクタス素子13を流れる電流Ifが十分に大きくなり、時刻t1において、検出電圧Vpが基準電圧Vrに達すると、コンパレータ23が動作する。その結果出力されるコンパレータ23の出力信号が分配器26とドライブ回路27を経由して、第1のスイッチング素子6および第4のスイッチング素子9を瞬時にオフさせる。時刻t1において、第1及び第4のスイッチング素子6、9が同時にオフすると、トランス10の1次巻線10aは開放される。インダクタス素子13を流れる電流Ifはトランス10の磁束の連続性を保つように、第2の整流ダイオード12を導通状態として、トランス10の第1の2次巻線10bと第2の2次巻線10cに分流して流れる。トランス10の第1及び第2の2次巻線10a、10bに誘起される電圧はゼロとなるので、インダクタス素子13を流れる電流Ifは直線状に減少する。

【0010】時刻t2において、PWM制御回路24によりターンオン信号が発生すると、この信号が分配器26を経由して送られ、第2のスイッチング素子7と第3のスイッチング素子8とが同時にオンする。その結果、トランスの1次巻線7aにコンデンサ4に保持された入力電圧V<sub>in</sub>は、時刻t0～t1のときと逆向きに印加される。従って、トランスの第1の2次巻線10bと第2の2次巻線10cに逆向きの2次電圧が誘起され、第1の整流ダイオード11を不導通状態とする。この時、導通状態である第2の整流ダイオード12を通してインダクタス素子13に2次巻線10cに誘起した2次電圧が印加される。インダクタス素子13に2次電圧が印加されると、インダクタス素子13を流れる電流Ifは直線状に増加する。この電流Ifはトランス10の2次巻線10cを介して1次側に伝達され、カレントトランス5の1次巻線

5aを流れる。カレントトランス5の1次巻線5aを流れる電流Ipが、カレントトランス5と抵抗19によって検出電圧Vpに変換される。

【0011】時刻t3において、検出電圧Vpが基準電圧22の基準電圧Vrに達すると、コンパレータ23が動作し、第2のスイッチング素子7と第3のスイッチング素子8を瞬時にオフする。従って、トランス10の1次巻線10aは開放され、トランス10の第1及び第2の2次巻線10b、10cに誘起される2次電圧はゼロとなる。その結果、インダクタンス素子13を流れる電流は、第1の整流ダイオード11を導通状態として、トランス10の磁束の連續性を保つように、トランス10の第1の2次巻線10bと第2の2次巻線10cに分流して流れる。この動作を繰り返す。以上の動作により、検出電圧Vpのピーク値が基準電圧Vr以上にならないように第1ないし第4のスイッチング素子6、7、8、9のオンオフが制御される。検出電圧Vpが制限されるので、結果的にインダクタンス素子3を流れる電流および入力端子2a、2bからの流入電流に対して制限がかかる動作となる。

【0012】ここでは、フルブリッジコンバータの過電流制御について説明したが、同様にスイッチング素子のオンオフ制御がPWM制御により行われるプッシュプルコンバータやハーフブリッジコンバータにおいても同様な動作となる。また、フォワードコンバータやフライバックコンバータにおいても全く同様である。

【0013】

【発明が解決しようとする課題】上述した従来のスイッチング電源装置では、入力電圧が高くなると、トランス10の1次巻線10aとインダクタンス素子3に印加される電圧が大きくなる。すると、トランス10の1次巻線10aを流れる電流の変化の勾配が大きくなることにより、検出電圧Vpの立ち上がりの勾配が大きくなる。図3の(a)に示すように、入力電圧V<sub>in</sub>が高いときには、検出電圧Vpのピーク値が基準電圧Vrに早く達し、スイッチング素子のターンオフのタイミングが早くなるので、実質的にデューティ比が小さくなる。デューティ比が小さくなると、コンデンサ4からトランス10の1次巻線10aへ流出する電流が減少する。この時、コンデンサ4とインダクタンス素子3からなる入力回路のインピーダンスZ<sub>in</sub>が大きければ、流出する電流の変化に対する、入力電圧V<sub>in</sub>の変化が大きくなり、それにより入力電圧V<sub>in</sub>がさらに高くなろうとするように正帰還が生じる。

【0014】従って、図7に示すように、コンデンサ4に保持された入力電圧V<sub>in</sub>が異常発振により変動し、スイッチング素子のオンオフのデューティ比が変化して出力電圧を変動させるという問題点があった。特に、図4に示すように、インダクタンス素子3とコンデンサ4によりLCフィルタを構成した入力回路では、インダクタンス素子3とコンデンサ4の並列共振により、コンデンサ4に保持された入力電圧V<sub>in</sub>が異常発振するという問題があった。また、図8に示すように、入力回路のインピーダンスZ<sub>in</sub>の変化は、インダクタンス素子3のインダクタンスL<sub>in</sub>とコンデンサ4の容量C<sub>in</sub>とで定まる並列共振周波数Frにおいて急激にインピーダンスZ<sub>in</sub>が大きくなるので並列共振周波数Frにおいて異常発振しやすくなる。そこで、入力インピーダンスZ<sub>in</sub>を下げる必要があるが、入力回路のコンデンサ4としては大容量で大型のものが必要になり、インダクタンス素子3として大きなインダクタンス値のものを使うと、スイッチング電源装置が大型になるという問題があった。

【0015】本発明は、入力回路に大容量のコンデンサを接続することなく、異常発振を防止することができる小形で安定で安全なスイッチング電源装置を提供することを目的とする。

【0016】

【課題を解決するための手段】本発明のスイッチング電源装置は、直流電源から入力される入力電流をスイッチング手段でオンオフしてトランスの1次巻線に印加し、前記トランスの2次巻線に誘起する電圧を整流し、平滑して直流出力電圧を得るスイッチング電源装置において、前記直流電源の正極と負極間に接続されたインダクタンス素子とコンデンサとの直列接続体、前記コンデンサの両端子間に接続されたスイッチング手段、前記スイッチング手段に流れる電流を検出して検出電圧を生成する手段、電圧の上昇が一定の傾きを有するのこぎり波形電圧を発生する手段、前記検出電圧に前記のこぎり波形電圧を重畠して和電圧を得る手段、及び前記和電圧のピーク電圧を一定に保つように前記スイッチング手段のオフするタイミングを決定する手段を有する過電流保護回路を具備することを特徴とする。また、入力電圧を保持する前記インダクタンス素子とコンデンサの共振周波数におい

て、前記入力電圧が変動したときの前記スイッチング手段のオンオフ比の変化に対する応答性を減衰させる手段を有するのが望ましい。また、この過電流保護回路は、スイッチング手段のオンオフ制御をPWM制御するスイッチング電源装置であれば、全てのスイッチング電源方式のスイッチング電源装置に用いることができる。

【0017】このスイッチング電源装置によれば、入力電圧が変動した場合にスイッチング素子のターンオフのタイミングの変化を小さくできる。その結果、入力回路の正帰還によるオーブンループゲインを小さくできるので、入力回路に大容量のコンデンサを接続しなくても異常発振の発生をなくすことができる。従って、異常発振の発生を抑制した小型で安定なスイッチング電源を提供できる。本発明のスイッチング電源装置の制御方法は、入力電流をスイッチング手段でオンオフしてトランスの1次巻線に印加し、前記トランスの2次巻線に誘起する電圧を整流平滑し、直流出力電圧を得るスイッチング電源装置の制御方法であって、前記スイッチング手段に流れる電流を検出して検出電圧を生成する工程、前記検出電圧に電圧の上昇が一定の傾きを有するのこぎり波形電圧を重畠して和電圧を得る工程、及び前記和電圧のピーク電圧を制御して入出力制御を行う工程を有することを特徴とする。

【0018】また、入力電圧を安定化する入力回路の有する共振周波数において、前記入力電圧が変動した場合の前記スイッチング手段のオンオフ比の変化に対する応答性を減衰させる工程を有するのが望ましい。このスイッチング電源装置の制御方法によれば、入力電圧が変動した場合にスイッチング手段のターンオフのタイミングの変化を小さくできる。その結果、入力回路の正帰還によるオーブンループゲインを小さくできるので、入力回路に大容量のコンデンサを接続しなくても異常発振の発生を防止できる。また、この制御方法は、スイッチング手段のオンオフ制御をPWM制御するスイッチング電源装置であれば、全てのスイッチング電源方式に対して適用できる。

【0019】

【発明の実施の形態】以下、本発明のスイッチング電源装置の好適な実施例について図1ないし図4を参照しつつ説明する。

《実施例》図1は、本発明の一実施例のスイッチング電源装置の構成を示す回路図である。なお、従来例と同一部分には同一参照符号を付して説明する。図1において、直流電源1は、入力端子2a、2b間に接続されている。また、入力端子2a、2b間に、入力回路を形成するインダクタンス素子3とコンデンサ4の直列接続体が接続されている。インダクタンス素子3は、直流電源1に対するノイズフィルタの役割を果たし、そのインダクタンス値は $L_{in}$ である。コンデンサ4は、入力直流電圧の変動を抑えるもので、その容量値を $C_{in}$ とし、保持する入力電圧を $V_{in}$ とする。カレントトランス5は、1次巻線5aと2次巻線5bを有し、その1次巻線5aと2次巻線5bとの巻数比を1対N(N>1)である。

【0020】第1のスイッチング素子6と第2のスイッチング素子7とカレントトランス5の1次巻線5aとの直列回路は、コンデンサ4に接続されている。第3のスイッチング素子8と第4のスイッチング素子9との直列回路は、前記第1及び第2のスイッチング素子6、7の直列接続体に並列に接続されている。トランス10の1次巻線10aと第1の2次巻線10bと第2の2次巻線10cとの巻数比はNt対1対1とし、1次巻線5aのインダクタンス値を $L_m$ とする。

【0021】トランス10の1次巻線10aの一端は、第1のスイッチング素子6と第2のスイッチング素子7との接続点に接続され、他端は、第3のスイッチング素子8と第4のスイッチング素子9との接続点に接続されている。第1の整流ダイオード11と第2の整流ダイオード12とのそれぞれのアノードはトランス10の第1の2次巻線10bと第2の2次巻線10cとに接続され、カソードは互いに接続されている。インダクタンス素子13のインダクタンス値は $L_f$ であり、平滑コンデンサ14の容量値は $C_f$ である。インダクタンス素子13と平滑コンデンサ14は直列に接続され一端は第1の整流ダイオード11と第2の整流ダイオード12のカソードの接続点に接続され、他方はトランス10の第1の2次巻線10bと第2の2次巻線10cとの接続点に接続されている。第1の整流ダイオード11と第2の整流ダイオード12とで整流された電圧を平滑コンデンサ14で平滑し、出力直流電圧として出力端子15aと15b間に接続した負荷に供給している。

【0022】平滑コンデンサ14の静電容量は十分大きく、出力端子15a、15bへは安定化された出力電圧 $V_{out}$ が得られる。カレントトランス5の1次巻線5aに流れる電流により、カレントトランス5の巻数比に応じた2次電圧が2次巻線5bに誘起する。そのため、2次電流がダイオード18で整流され、抵抗値が $R_s$ の第2の抵抗19を流れる。第2の抵抗19の両端にカレントトランス5の1次巻線5aに流れる電

流  $I_p$  に比例した検出電圧  $V_p$  ( $N \times R_s \times I_p$ ) が誘起される。第1の抵抗 17 は、カレントトランス 5 の1次巻線 5a に電流が流れていないと、カレントトランス 5 に蓄積された励磁エネルギーを消費する。のこぎり波発生回路 20 は、PWM 制御回路 24 に同期した、電圧の上昇の傾きを M とする一定の傾きの電圧  $V_n$  を発生する。加算器 21 は、検出電圧  $V_p$  とのこぎり波電圧  $V_n$  との和電圧  $V_w$  を作る。のこぎり波発生器 20 と加算器 21 で補償回路を構成している。

【0023】基準電圧源 22 は基準電圧  $V_r$  を発生する。コンパレータ 23 は、和電圧  $V_w$  と基準電圧  $V_r$  とを比較し、和電圧  $V_w$  が基準電圧  $V_r$  と等しくなったタイミングでスイッチング素子をターンオフする信号をアンド回路 25 に出力する。PWM 制御回路 24 は、出力電圧  $V_{out}$  を検出し、安定化するように、一定の周期  $T_s$  でオンオフ信号を発生する。アンド回路 25 は、PWM 制御回路 24 の出力とコンパレータ 23 の出力とのアンド演算を行う。分配器 26 は、アンド回路 25 の出力をスイッチング素子を駆動するドライブ回路 27、28 に2チャンネルの出力に交互に分配する。ドライブ回路 27 は、分配された出力を受けて第1スイッチング素子 6 と第4のスイッチング素子 9 をオンオフする。ドライブ回路 28 は、分配された出力を受けて第2スイッチング素子 7 と第3のスイッチング素子 8 をオンオフする。

【0024】以上説明したように、本実施例のスイッチング電源装置は、のこぎり波発生器 20 と加算器 21 とで構成される補償回路以外は従来のスイッチング電源と同じ構成のものである。以下、本実施例のスイッチング電源装置の動作について図2を参照しつつ説明する。図2の(a)は、本実施例のスイッチング電源装置の各部の動作波形図である。図2の(a)は第1及び第4のスイッチング素子 6、9 のオンオフ信号  $G_1$  及び  $G_4$  であり、(b)は第2及び第3のスイッチング素子 7、8 のオンオフ信号  $G_2$  及び  $G_3$  である。図2の(c)はインダクタンス素子 13 と平滑コンデンサ 14 の直列回路に印加する電圧  $V_f$  の電圧波形を示しており、(d)はインダクタンス素子 13 を流れる電流  $I_f$  の電流波形を示している。図2の(e)はカレントトランス 5 の1次巻線 5a を流れる電流  $I_p$  の電流波形を示しており、(f)は検出電圧  $V_p$  の電圧波形を示している。図2の(g)はのこぎり波発生回路 20 の出力電圧  $V_n$  の電圧波形を示しており、(h)は加算器 21 の出力である和電圧  $V_w$  の電圧波形を示している。

【0025】時刻  $t_0$  において、第1のスイッチング素子 6 と第4のスイッチング素子 9 がオンになると、トランス 10 の1次巻線 10a にコンデンサ 4 の保持電圧  $V_{in}$  が印加される。トランス 10 の第1の2次巻線 10b にトランス 10 卷数比に応じた  $V_{in}/N_t$  の2次電圧が誘起され、第1の整流ダイオード 11 を導通状態にする。その結果、インダクタンス素子 13 に電圧  $V_{out}$  が印加され、インダクタンス素子 13 を流れる電流  $I_f$  は、直線状に増加する。この時、トランス 10 の第1の2次巻線 10b には、インダクタンス素子 13 のを流れる電流が流れ、トランス 10 の1次巻線 10a には、トランス 10 の巻数比に応じた電流が流れ。従って、カレントトランス 5 の1次巻線 5a にも同じ電流が流れ。この電流  $I_p$  は、トランス 10 の2次電流の1次換算値に加え、トランスの励磁インダクタンスによる励磁電流分が重畳されている。しかし、トランス 10 の励磁インダクタンスには直流電圧が印加されているので電流  $I_p$  は直線状に増加する。この電流  $I_p$  はカレントトランス 5 により、 $1/N$  に変換されて、第2の抵抗 19 を流れ、検出電圧  $V_p$  に変換される。検出電圧  $V_p$  とのこぎり波電圧  $V_n$  は加算器 21 により重畳されて和電圧  $V_w$  となる。この和電圧  $V_w$  が基準電圧  $V_r$  に対して十分に低いときは、コンパレータ 23 の出力は常にハイレベルである。従って、PWM 制御回路 24 のオンオフ信号により各スイッチング素子 6、7、8、9 のオンオフのデューティ比を制御して出力電圧を安定化する制御が行われる。

【0026】インダクタンス素子 13 を流れる電流が十分に大きくなり、時刻  $t_1$  において、和電圧  $V_w$  が基準電圧  $V_r$  に達すると、コンパレータ 23 が動作する。その結果、コンパレータ 23 の出力するオフ信号が分配器 26 によりドライブ回路 27 を経由して、第1及び第4のスイッチング素子 6、9 を瞬時にオフさせる。時刻  $t_1$  において、第1及び第4のスイッチング素子 6、9 が同時にオフすると、トランス 10 の1次巻線 10a は開放される。インダクタンス素子 13 の電流は、トランス 10 の磁束の連續性を保つように、第2の整流ダイオード 12 を導通状態にして、トランス 10 の第1の2次巻線 10b と第2の2次巻線 10c に分流して流れ。トランス 10 の第1及び第2の2次巻線 10b、10c の誘起電圧はゼロとなるので、インダクタンス素子 13 を流れる電流  $I_f$  は直線状に減少する。

【0027】時刻  $t_2$  において、PWM 制御回路 24 からターンオン信号が発せられる。この信号が分配器 26 によりドライブ回路 28 を経由して送られ、第2及び第3のスイッチング素子 7、8 を同時にオンさせる。その結果、トランス 10 の1次巻線 10a にコンデンサ 4 の保持された入力電圧  $V_{in}$  は、時刻  $t_0 \sim t_1$  のときと逆向きに印加される。従って、トランス 10 の第1の2次巻線 10b と第2の2次巻線 10c に逆向

きの2次電圧が誘起され、第1の整流ダイオード11を不導通状態にする。この時、導通状態である第2の整流ダイオード12を通してインダクタンス素子13に2次巻線10cに誘起した2次電圧が印加される。インダクタンス素子13に2次電圧が印加されると、インダクタンス素子13を流れる電流Ifは、直線状に増加する。この電流Ifは、トランス10の2次巻線10cを介して1次側に伝達され、カレントトランス5の1次巻線5aを流れる。カレントトランス5の1次巻線5aを流れる電流Ipが、カレントトランス5と抵抗19によって検出電圧Vpに変換される。検出電圧Vpは、のこぎり波電圧Vnに重畠され、和電圧Vwとなる。

【0028】時刻t3において、検出電圧Vwが基準電圧Vrに達すると、コンパレータ23が動作する。その結果出力されるコンパレータのオフ信号が分配器26によりドライブ回路28を経由して送られ、第2及び第3のスイッチング素子7、8を瞬時にオフさせる。第2及び第3のスイッチング素子7、8がオフすると、トランス10の1次巻線10aは開放され、トランス10の第1及び第2の2次巻線10b、10cの誘起電圧はゼロとなる。インダクタンス素子13を流れる電流Ifは、第1の整流ダイオード11を導通状態にして、トランス10の磁束の連續性を保つように、トランス10の第1の2次巻線10bと第2の2次巻線10cに分流して流れる。この動作を繰り返す。以上の動作により、和電圧Vwのピーク値が基準電圧Vr以上にならないように第1ないし第4のスイッチング素子6、7、8、9のオンオフが制御される。和電圧Vwが制限されるので、結果的にインダクタンス素子3を流れる電流値および入力端子2a、2bから流入する電流に対して制限がかかる動作となる。

【0029】このとき電圧V<sub>in</sub>を保持する入力回路は、インダクタンス素子3とコンデンサ4により構成され、従来のスイッチング電源装置と同じく図8に示されるような並列共振による高いピーク値が存在する。次に、本実施例の補償回路の動作について図3を参照しつつ簡単に説明する。図3は、補償回路有りの場合と無しの場合の、それぞれの入力電圧の変動に対するターンオフのタイミングの変化を示している。本実施例の回路では、図3R>3の(b)に示すように、検出電圧Vpにのこぎり波電圧Vnを重畠することで、入力電圧V<sub>in</sub>が変動したときの、スイッチング素子のターンオフのタイミングの変動幅が図3の(a)に示す従来の補償回路無しの場合に比べ小さくなる。従って、入力電圧が変化したときのデューティ比の変化を抑えることができる。その結果、異常発振に関与するオープンループゲインが小さくなり、異常発振の発生を無くすことが可能になる。

【0030】さらに、正帰還のオープンループゲインを解析しつつ、発振現象に対する本実施例の補償回路の作用をさらに詳しく説明する。解析では簡単のために以下のようない3つの仮定をする。トランス10の巻線10a、10b、10cの巻数比は1対1対1とする。

【仮定1】負荷16は抵抗値RLの抵抗負荷とする。

【仮定2】各スイッチング素子6、7、8、9のFET(電界効果トランジスタ)と整流ダイオード11、12は寄生容量や寄生インダクタンス等の無い理想スイッチとする。

【仮定3】各素子は寄生容量や寄生インダクタンス等の無い理想的な素子とし、入力回路のフィルタ素子であるインダクタンス素子3とコンデンサ4の直列抵抗のみを考慮する。

まず、図2を参照して、入力回路から流出する電流DI<sub>out</sub> (Ipの平均値、但し、I<sub>out</sub>は出力電流、Nt=1とする)が微小量ΔDI<sub>out</sub>変化したときの入力電圧V<sub>in</sub>の変動分ΔV<sub>in</sub>は以下の式(1)で与えられる。

【0031】

【数1】

$$\Delta V_{in} = Z_{in} \Delta (DI_{out}) = Z_{in} (\Delta DI_{out} + D \Delta I_{out}) \quad (1)$$

【0032】但し、入力回路のインピーダンスZ<sub>in</sub>は、式(2)で与えられる。

【0033】

【数2】

$$Z_{in} = \frac{I}{\frac{I}{R_{Cin} + \frac{I}{sC_{in}}} + \frac{I}{R_{Lin} + sL_{in}}} \quad (2)$$

【0034】但し、 $RC_{in}$ はコンデンサ4の等価直列抵抗、 $C_{in}$ はコンデンサ4の容量値、 $RLC_{in}$ はインダクタス素子3の等価直列抵抗、 $L_{in}$ はインダクタス素子3のインダクタス値である。出力電流、出力電圧、デューティ比、入力電圧のそれぞれの変動分、 $\Delta I_{out}$ 、 $\Delta V_{out}$ 、 $\Delta D$ 、 $\Delta V_{in}$ の関係を求めるために、 $I_{out}$ と $V_{out}$ に対して状態平均化した微分方程式を立てると式(3)のようになる。

【0035】

【数3】

$$\frac{d}{dt} \begin{pmatrix} V_{out} \\ I_L \end{pmatrix} = \begin{pmatrix} -\frac{1}{R_L C_f} & \frac{1}{C_f} \\ -\frac{1}{L_f} & 0 \end{pmatrix} \begin{pmatrix} V_{out} \\ I_L \end{pmatrix} + \begin{pmatrix} 0 \\ \frac{V_{in} D}{L_f} \end{pmatrix} \quad (3)$$

【0036】安定状態から、入力電圧、デューティ比、出力電流、出力電圧それぞれの $V_{in} \rightarrow V_{in} + \Delta V_{in}$ 、 $D \rightarrow D + \Delta D$ 、 $I_L \rightarrow I_L + \Delta I_L$ 、 $V_{out} \rightarrow V_{out} + \Delta V_{out}$ のような微小変動を考えると、変動分に対して、同様な微分方程式が成立し、高次の変動分を無視すると、ラプラス変換により以下の式(4)が成立する。

【0037】

【数4】

$$s \begin{pmatrix} \Delta V_{out} \\ \Delta I_{out} \end{pmatrix} = \begin{pmatrix} -\frac{1}{R_L C_f} & \frac{1}{C_f} \\ -\frac{1}{L_f} & 0 \end{pmatrix} \begin{pmatrix} \Delta V_{out} \\ \Delta I_{out} \end{pmatrix} + \begin{pmatrix} 0 \\ \frac{V_{in}}{L_f} \end{pmatrix} \Delta D + \begin{pmatrix} 0 \\ \frac{D}{L_f} \end{pmatrix} \Delta V_{in} \quad (4)$$

【0038】 $\Delta V_{out}$ 、 $\Delta I_{out}$ についてこの微分方程式を解くと式(5)のようになる。

【0039】

【数5】

$$\begin{pmatrix} \Delta V_{out} \\ \Delta I_{out} \end{pmatrix} = \frac{1}{Delta} \begin{pmatrix} \frac{1}{C_f L_f} (V_{in} \Delta D + D \Delta V_{in}) \\ \left( s + \frac{1}{R_L C_f} \right) \frac{1}{L_f} (V_{in} \Delta D + D \Delta V_{in}) \end{pmatrix} \quad (5)$$

【0040】但し、Deltaは式(6)で与えられる。

【0041】

【数6】

$$Delta = s + \frac{1}{R_L C_f} + \frac{1}{L_f C_f} \quad (6)$$

【0042】式(5)を式(1)に代入して、 $\Delta V_{in} / \Delta D$ を求める式(7)のようになる。

【0043】

【数7】

$$\frac{\Delta V_{in}}{\Delta D} = -\frac{Z_{in} \left\{ D \left( s + \frac{1}{R_L C_f} \right) \frac{V_{in}}{L_f} + Delta I_{out} \right\}}{Delta + Z_{in} D \left( s + \frac{1}{R_L C_f} \right) \frac{D}{L_f}} \quad (7)$$

【0044】次に、入力電圧が変動したときのデューティ比の変動を考える。過電流制御時には、電流のピーク値 $I_p$ が一定値 $V_r$ になるようにデューティ比が決定されるので式(8)が成立する。

【0045】

【数8】

$$\left\{ \frac{T_{0n}}{2} \left( \frac{V_{in}}{L_m} + \frac{V_{in} - V_{out}}{L_f} \right) + I_{out} \right\} \frac{R_S}{N} + M T_{0n} = V_T \quad (8)$$

【0046】但し、Mはのこぎり波発生器20の出力電圧の上昇の傾きを示している。安定状態からの変動分を考えて、高次の変動分を無視すると式(9)が成り立つ。

【0047】

【数9】

$$\Delta D \frac{T_S}{2} \left( \frac{V_{in}}{L_m} + \frac{V_{in} - V_{out}}{L_f} \right) + \frac{T_{0n}}{2} \left( \frac{\Delta V_{in}}{L_m} + \frac{\Delta V_{in} - \Delta V_{out}}{L_f} \right) + \Delta I_{out} + \Delta D T_S M \cdot \frac{N}{R_S} = 0 \quad (9)$$

【0048】式(5)を用いると、 $\Delta D / \Delta V_{in}$ は式(10)のようになる。

【0049】

【数10】

$$\frac{\Delta D}{\Delta V_{in}} = \frac{\text{Delta} D \frac{T_S}{2} \left( \frac{1}{L_m} + \frac{1}{L_f} \right) - \frac{D^2 T_S}{2 L_f^2 C_f} + \left( s + \frac{1}{R_L C_f} \right) \frac{D}{L_f}}{\text{Delta} \left\{ \frac{T_S}{2} \left( \frac{V_{in}}{L_m} + \frac{V_{in} - V_{out}}{L_f} \right) + T_S M \cdot \frac{N}{R_S} \right\} - \frac{D T_S V_{in}}{2 L_f^2 C_f} + \left( s + \frac{1}{R_L C_f} \right) \frac{V_{in}}{L_f}} \quad (10)$$

【0050】式(7)と式(10)の積をとることで、異常発振に関与するオープンループゲインを計算できる。図4は、のこぎり波発生器20の出力電圧の上昇の傾きM(補償係数)を変えたときの、周波数の変化に対するオープンループゲインの変化を示すグラフである。図4に示すように、補償係数Mを0とすると補償無しとなるが、前述したのこぎり波発生器20と加算器21とによる補償回路により補償係数Mを大きくすると、入力回路の共振周波数近傍におけるオープンループゲインを小さくすることが可能である。ここで、トランス10の巻線10a、10b、10cの巻数比は1対1対1であるときの説明をしたが、巻数比がNt対1対1である場合は、式(11)に示すように、それぞれの定数を変換することで、式(1)から式(10)により同様に説明できる。

【0051】

【数11】

$$\left\{ \begin{array}{l} R_L N_t^2 \rightarrow R_L \\ L_f N_t^2 \rightarrow L_f \\ \frac{C_f}{N_t^2} \rightarrow C_f \\ V_{out} N_t \rightarrow V_{out} \\ \frac{I_{out}}{N_t} \rightarrow I_{out} \end{array} \right. \quad (11)$$

【0052】なお、本実施例では、4つのスイッチング素子6、7、8、9でブリッジ回路を構成したフルブリッジコンバータを例に説明した。しかし、シングルエンドフォワードやフライバックコンバータ、ハーフブリッジコンバータ、プッシュプルコンバータ等や、またそれらの回路をベースにしたコンバータのように、スイッチング素子を流れる電流波形が矩形波となるいかなる方式のコンバータにおいても本発明の制御方法が適用できることは言うまでもない。また、本実施例で示した電流検出回路は、一実施例に過ぎず、電流波形に対して比例した電圧波形が得られる回路であれば、いかなる回路でも同様な動作になることは言うまでもない。また、ここでは電流制限回路に関して説明したが、ピーク電流値を目標値にする制御においても同様である。

【0053】

【発明の効果】上述したように、本発明のスイッチング電源装置及びその制御方法によれば、異常発振に関与するオープンループゲインを補償回路により非常に小さくすることができ、異常発振の発生を無くすことが可能になる。従って、異常発振の防止対策として従来用いられた大容量のコンデンサを入力回路に接続する必要が無くなる。その結果、異常発振の発生を防止しつつ小形で安定で安全

なスイッチング電源装置を提供することができる。

## 図の説明

### 【図面の簡単な説明】

【図1】本発明の実施例におけるスイッチング電源装置の回路図である。

【図2】本発明の実施例のスイッチング電源装置における各部の動作波形図であり、(a)は第1及び第4のスイッチング素子のオンオフ信号波形図、(b)は第2及び第3のスイッチング素子のオンオフ信号波形図、(c)はインダクタンス素子13と平滑コンデンサ14との直列回路に印加される電圧波形図、(d)はインダクタンス素子13に流れる電流波形図、(e)はカレントトランス5の1次巻線5aに流れる電流波形図、(f)は検出電圧の波形図、(g)はのこぎり波発生器20の出力電圧波形図、(h)は加算器21の出力である和電圧の波形図である。

【図3】入力電圧変動時の補償回路の動作を説明する動作波形図であり、(a)は比較例である補償回路のない従来のスイッチング電源装置における動作波形図、(b)は実施例のスイッチング電源装置における補償回路の動作波形図である。

【図4】本発明の実施例のスイッチング電源装置における過電流制御時の周波数の変化に対するオーブンループゲインの変化を示すグラフである。

【図5】従来のスイッチング電源装置の回路図である。

【図6】従来のスイッチング電源装置における各部の動作波形図であり、(a)は第1及び第4のスイッチング素子のオンオフ信号波形図、(b)は第2及び第3のスイッチング素子のオンオフ信号波形図、(c)はインダクタンス素子13とコンデンサ14との直列回路に印加される電圧波形図、(d)はインダクタンス素子13に流れる電流波形図、(e)はカレントトランス5の1次巻線5aを流れる電流波形図、(f)は検出電圧波形図である。

【図7】従来のスイッチング電源装置における異常発振時の動作波形図であり、(a)はカレントトランス5の検出電流波形図、(b)は入力電圧波形図である。

【図8】従来のスイッチング電源装置における周波数の変化に対して入力回路のインピーダンスの変化を示すグラフである。

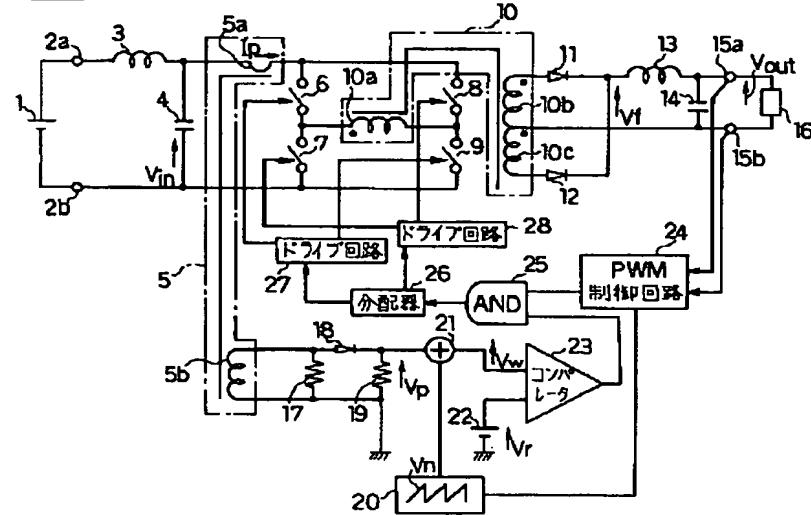
### 【符号の説明】

- 1 入力直流電源
- 2a、2b 入力端子
- 3 インダクタンス素子
- 4 コンデンサ
- 5 カレントトランス
- 5a 1次巻線
- 5b 2次巻線
- 6 第1のスイッチング手段
- 7 第2のスイッチング手段
- 8 第3のスイッチング手段
- 9 第4のスイッチング手段
- 10 トランス
- 10a 1次巻線
- 10b、10c 2次巻線
- 11 第1の整流ダイオード
- 12 第2の整流ダイオード
- 13 インダクタンス素子
- 14 平滑コンデンサ
- 15a、15b 出力端子
- 16 負荷
- 17 第1の抵抗
- 18 ダイオード

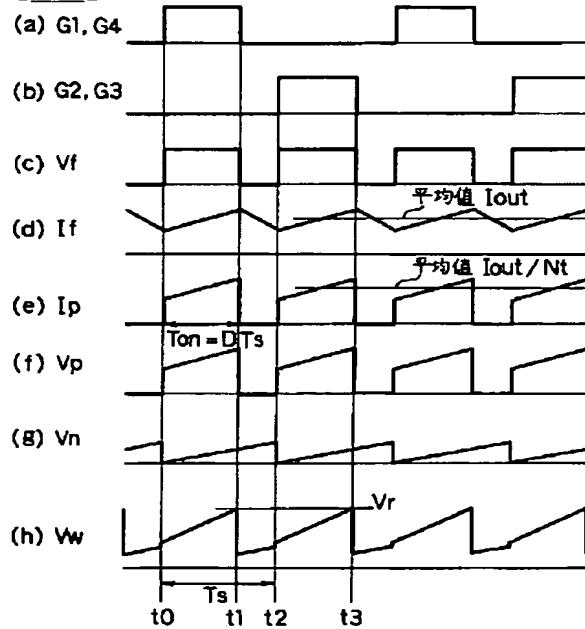
19 第2の抵抗  
 20 のこぎり波発生器  
 21 加算器  
 22 基準電圧源  
 23 コンパレータ  
 24 PWM制御回路  
 25 アンド回路  
 26 分配器  
 27, 28 ドライブ回路

## 図面

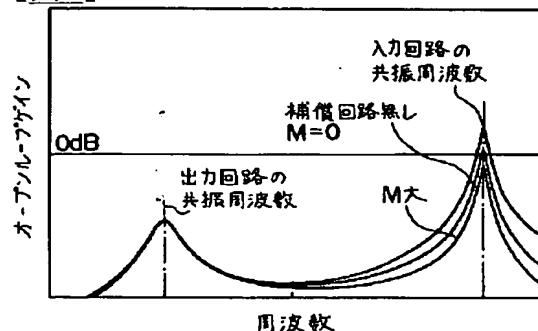
【図1】



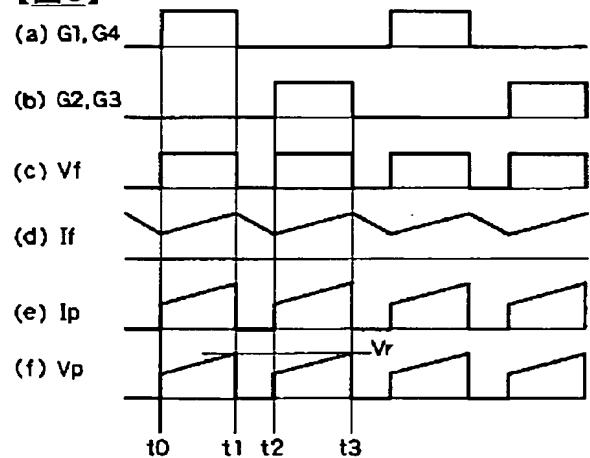
【図2】



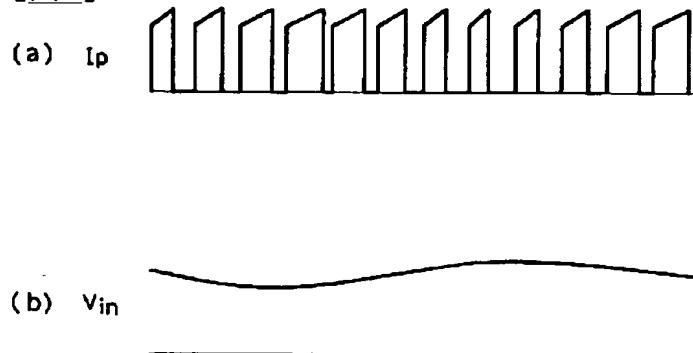
【図4】



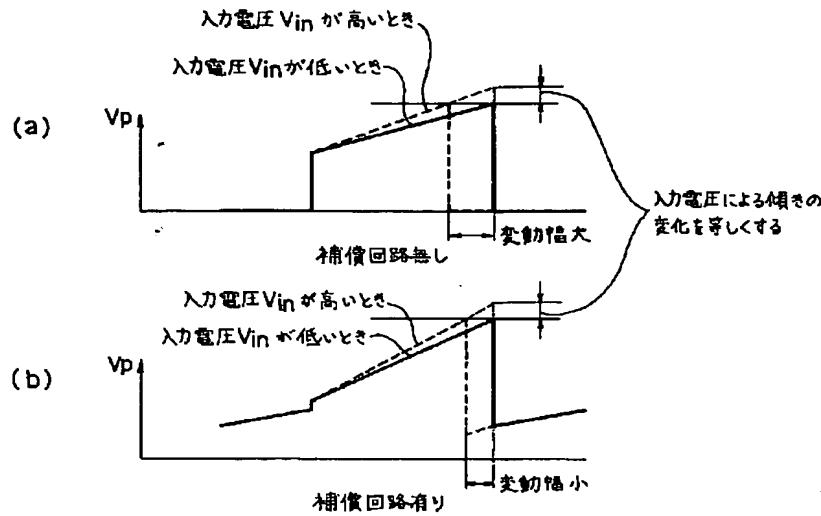
【図6】



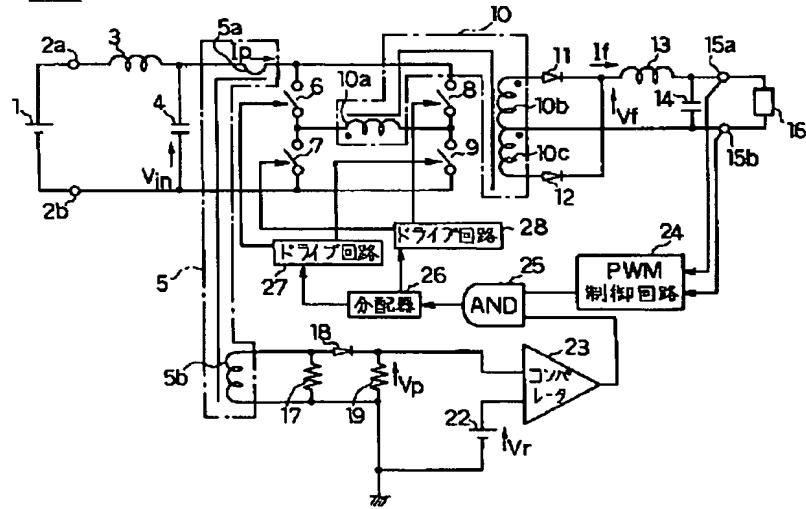
【図7】



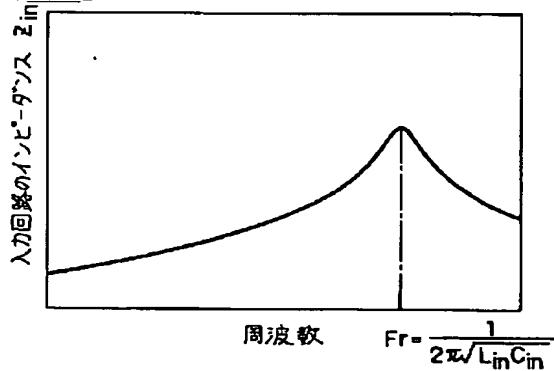
【図3】



【図5】



【図8】



**This Page is Inserted by IFW Indexing and Scanning  
Operations and is not part of the Official Record.**

## **BEST AVAILABLE IMAGES**

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

- BLACK BORDERS**
- IMAGE CUT OFF AT TOP, BOTTOM OR SIDES**
- FADED TEXT OR DRAWING**
- BLURRED OR ILLEGIBLE TEXT OR DRAWING**
- SKEWED/SLANTED IMAGES**
- COLOR OR BLACK AND WHITE PHOTOGRAPHS**
- GRAY SCALE DOCUMENTS**
- LINES OR MARKS ON ORIGINAL DOCUMENT**
- REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY**
- OTHER:** \_\_\_\_\_

**IMAGES ARE BEST AVAILABLE COPY.**

**As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.**